

DIALOG(R)File 352:Derwent WPI  
(c) 2004 Thomson Derwent. All rts. reserv.

009942745      \*\*Image available\*\*

WPI Acc No: 1994-210458/199426

XRPX Acc No: N94-165742

**Viewfinder for electronic camera or video camera - has sight line  
detector, display unit, viewfinder unit using pair of substrates with  
liquid crystal between and thin film semiconductors**

Patent Assignee: CANON KK (CANO )

Inventor: INOUE S; KOHCHI T; MIYAWAKI M; TAKAHASHI H; WATANABE T

Number of Countries: 007    Number of Patents: 014

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week	
EP 605246	A2	19940706	EP 93310577	A	19931224	199426	B
JP 6205342	A	19940722	JP 92347873	A	19921228	199434	
JP 6281951	A	19941007	JP 9390590	A	19930326	199445	
JP 6334910	A	19941202	JP 93141267	A	19930521	199508	
<b>JP 7064114</b>	A	19950310	JP 93237212	A	19930831	199519	
EP 605246	A3	19950215	EP 93310577	A	19931224	199540	
US 5873003	A	19990216	US 93175253	A	19931228	199914	
			US 95513580	A	19950810		
			US 97955279	A	19971021		
JP 3135415	B2	20010213	JP 93104925	A	19930408	200111	
JP 3155846	B2	20010416	JP 92347873	A	19921228	200124	
EP 605246	B1	20010905	EP 93310577	A	19931224	200152	
DE 69330709	E	20011011	DE 630709	A	19931224	200168	
			EP 93310577	A	19931224		
JP 3281991	B2	20020513	JP 9390590	A	19930326	200234	
JP 3347423	B2	20021120	JP 93237212	A	19930831	200282	
JP 3382300	B2	20030304	JP 93141267	A	19930521	200324	

Priority Applications (No Type Date): JP 93237212 A 19930831; JP 92347873 A  
19921228; JP 9390590 A 19930326; JP 93104925 A 19930408; JP 93141267 A  
19930521

Cited Patents: No-SR.Pub; 4.Jnl.Ref; DE 3841575; EP 224869; EP 602895; JP  
4096580; JP 4240438; JP 4347127; JP 63217880; US 4496981; US 5036347

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
-----------	------	-----	----	----------	--------------

EP 605246	A2	E	50	G02F-001/135	
-----------	----	---	----	--------------	--

Designated States (Regional): DE FR GB IT NL

JP 6205342	A	13	H04N-005/66	
------------	---	----	-------------	--

JP 6281951	A	7	G02F-001/135	
------------	---	---	--------------	--

JP 6334910	A	8	H04N-005/232	
------------	---	---	--------------	--

JP 7064114	A	7	G02F-001/136	
------------	---	---	--------------	--

EP 605246	A3		G02F-001/135	
-----------	----	--	--------------	--

US 5873003	A		G03B-017/00	Cont of application US 93175253
------------	---	--	-------------	---------------------------------

Cont of application US 95513580

JP 3135415	B2	7 G02B-007/28	Previous Publ. patent JP 6294929
JP 3155846	B2	13 G02F-001/136	Previous Publ. patent JP 6205342
EP 605246	B1 E	G02F-001/135	
Designated States (Regional): DE FR GB IT NL			
DE 69330709	E	G02F-001/135	Based on patent EP 605246
JP 3281991	B2	7 G02F-001/1333	Previous Publ. patent JP 6281951
JP 3347423	B2	6 G02F-001/1333	Previous Publ. patent JP 7064114
JP 3382300	B2	7 H04N-005/225	Previous Publ. patent JP 6334910

Abstract (Basic): EP 605246 A

The viewfinder for an electronic camera has a pair of substrates (511,512) and a liquid crystal material sealed between the pair of substrates. The display unit has thin-film semiconductor elements for driving the display, with on-chip photodetector elements. An eyepiece (513,514) is provided opposite the display unit. Photodiodes (504) are used for sight line detection.

On a transparent substrate are laid down a metallic wiring, an n-type a-Si, an a-SiGe, and a p-type a-Si successively, an insulating film is formed, and then a transparent electrode is formed to have a light detection region.

ADVANTAGE - Good photoelectric conversion efficiency, good space efficiency; sight line detection signals can be used for system control thus reducing operator fatigue.

Dwg.5/50

Title Terms: VIEWFINDER; ELECTRONIC; CAMERA; VIDEO; CAMERA; SIGHT; LINE; DETECT; DISPLAY; UNIT; VIEWFINDER; UNIT; PAIR; SUBSTRATE; LIQUID; CRYSTAL ; THIN; FILM; SEMICONDUCTOR

Derwent Class: P31; P81; P82; P85; S05; U12; U13; W04

International Patent Class (Main): G02B-007/28; G02F-001/1333; G02F-001/135 ; G02F-001/136; G03B-017/00; H04N-005/225; H04N-005/232; H04N-005/66

International Patent Class (Additional): A61B-003/113; G02B-023/00; G02F-001/13; G02F-001/1335; G02F-001/1345; G02F-001/1368; G03B-007/099; G03B-013/02; G03B-013/36; G09G-003/36; H01L-027/146; H01L-029/786; H01L-031/108

File Segment: EPI; EngPI



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-64114

(43) 公開日 平成7年(1995)3月10日

(51) Int. Cl. <sup>6</sup>

識別記号

F I

G02F 1/136

500

H01L 27/146

29/786

7210-4M

H01L 27/14

C

9056-4M

29/78

311

A

審査請求 未請求 請求項の数 4 F D (全7頁) 最終頁に続く

(21) 出願番号 特願平5-237212

(22) 出願日 平成5年(1993)8月31日

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 井上 俊輔

東京都大田区下丸子3丁目30番2号 キヤ  
ノン株式会社内

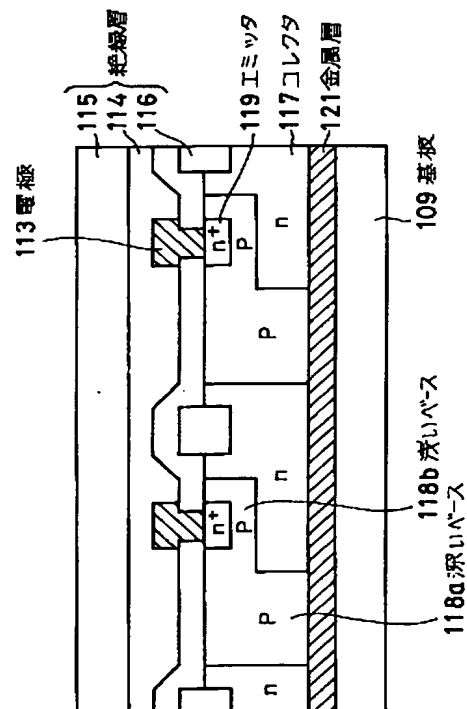
(74) 代理人 弁理士 豊田 善雄 (外1名)

(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【目的】 信号電荷量の損失を減じてS/Nを向上させ、同時に放熱性を改良して温度上昇の影響を防止した光電変換装置を搭載した液晶表示装置を提供する。

【構成】 基板109の上に金属層121を形成し、その上にバイポーラ型トランジスタを形成し、該トランジスタのベース領域を深いベース118a及び浅いベース118bからなる構成とし、上記深いベース118aと上記金属層121をショットキー接合させてなる光電変換素子を液晶パネルのTFT基板上に形成する。



## 【特許請求の範囲】

【請求項 1】 各画素毎にスイッチング素子として薄膜トランジスタを設けた第 1 の基板と、第 2 の基板との間に液晶を挟持し、該第 1 の基板上の表示部近傍に光電変換部を有するアクティブマトリクス型の液晶表示装置であって、上記第 1 の基板と光電変換部との間に、該光電変換部の少なくとも一部と重なる金属層を設け、該光電変換部の半導体層と該金属層をショットキー結合したことを特徴とする液晶表示装置。

【請求項 2】 上記光電変換部はベース蓄積型イメージセンサーであることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】 上記光電変換部は深さの異なる第 1、第 2 のベース領域を有し、深い方のベース領域は金属層と接触していることを特徴とする請求項 2 に記載の液晶表示装置。

【請求項 4】 上記光電変換部は電荷結合素子であることを特徴とする請求項 1 に記載の液晶表示装置。

## 【発明の詳細な説明】

## 【 0 0 0 1 】

【産業上の利用分野】 本発明は、同一基板上に液晶表示部と光電変換部を有するアクティブマトリクス型の液晶表示装置に関するものである。

## 【 0 0 0 2 】

【従来の技術】 液晶物質を 2 枚の電極基板間に挟持して電圧を印加することにより該液晶の光学的性質を変化させ、画像表示を行なう液晶素子は、CRT よりもコンパクトで高精細な表示装置として広く普及している。

【 0 0 0 3 】 この液晶表示装置の一部に光電変換装置を集積することで、より多様な機能を有する装置が提案されている。例えば、観察者の眼球に赤外光を照射し、その赤外光を検知することにより、観察者の視線方向を検知することができる。

【 0 0 0 4 】 この様なシステムは従来、別個に配置されていた液晶表示装置と検出装置を一体化したものであり、カメラやビデオ装置の小型化に大きく寄与する。

【 0 0 0 5 】 従来の光電変換装置を搭載した液晶表示装置の構造を図 7 及び図 8 に示す。図中、101 は光電変換部、102 は液晶表示部、103 は基板、104 は薄膜トランジスタ（以下「TFT」と記す）、105 は画素電極、106 は TFT のチャンネル領域、107 はソース拡散層、108 はドレイン拡散層、109 は基板、110 はゲート絶縁層、111 はゲート電極、112、114～116 は絶縁層、113 は電極、809 は基板、813 は電極、812、814～816 は絶縁層、817 はコレクタ、818 はベース、819 はエミッタである。

【 0 0 0 6 】 図 7 (a) は光電変換部を有する液晶表示パネルの平面模式図である。液晶表示パネルは、1 枚の半導体又はガラス等透明素材からなる基板 103 上に液

晶表示部 102 及び光電変換部 101 を有している。図 7 に示したように、光電変換部を左右に一对配置しているが、必要に応じて一方のみ、或いは上下を含めた 2 対配置される。各光電変換部は多数の光電変換素子を一列配置したラインセンサー構造、又は 2 次元アレイ状に配置したエリアセンサー構造が可能である。

【 0 0 0 7 】 図 7 (b) は液晶表示部の断面図であり、表面が絶縁された半導体基板或いはガラス等透明絶縁素材からなる基板 109 上に薄膜単結晶半導体をチャンネル領域 106 とする TFT 104、TFT 104 のドレイン拡散層 108 に接続された ITO 等透明導電材からなる画素電極 105、TFT 104 のソース拡散層 107 に接続され、画像信号が入力されるソース電極 113、TFT のゲート電極 111 よりなる。隣接する TFT 間には厚い絶縁層 116 で分離され、TFT の表面は多層の絶縁層 112、114、115 で絶縁されている。本図に示した基板と対向電極を有する基板（不図示）との間に液晶を挟持し、液晶表示パネルが構成される。また、階調性、画質を向上させるために、画素電極 105 の下に接地された別の電極を設け、画素電極 105 との間に保持容量を形成することもある。

【 0 0 0 8 】 実際の液晶表示装置では、画素 TFT 104 が 2 次元アレイ状に配置され、ゲート電極 111 間及びソース電極 113 間を水平・垂直方向に接続している。ゲート電極が接続された配線は走査線と呼ばれ、所定のタイミングで TFT のチャンネルをオン・オフする。また画像信号はソース電極が接続された信号線に入力され、TFT がオンされると所定の画像信号が画素電極に書き込まれる。この時の画素電位ともう一方の基板上の対向電極の電位との差が液晶に印加される。液晶は印加された電圧に応じて光透過率を変え、画像情報を表示する。

【 0 0 0 9 】 図 8 は上記の光電変換部の断面図である。表面が絶縁された半導体基板又はガラス等絶縁性透明素材からなる基板 809 上にはバイポーラ型トランジスタのコレクタ 817、ベース 818、エミッタ 819 が配置され、エミッタは電極 813 により引き出され信号出力を与える。隣接する光電変換素子間には厚い絶縁層 816 で分離され、表面は多層の絶縁層 812、814、815 により絶縁されている。この型の光電変換素子は BASIS (Base-Store Type Image Sensor) 型と呼ばれ、入射光により発生した正孔をベース 818 に蓄積し、その正孔数に比例した電子電流をバイポーラトランジスタの増幅作用により出力するものである。BASIS の動作原理の詳細は、例えば IEEE Transactions on Electron Devices Vol. 36, No. 1, January 1989 pp. 31-38 "A Novel Bipolar Imaging Device with Self-Noise Re

duction Capability” N. Tanaka, T. Ohmi, Y. Nakamuraに記載されている。

#### 【0010】

【発明が解決しようとする課題】従来の光電変換装置を搭載した液晶表示装置は、

①薄膜シリコンの厚さを十分厚くできないため、入射光の一部が薄膜シリコンを通過し、信号電荷量に損失を生じてS/Nが低下してしまう。特に視線検知用センサーの様に、検知すべき光の波長が長い場合、損失は大となる。

②光電変換装置が絶縁層の上に形成されているために、放熱性が著しく悪く、熱による温度上昇によって

(1) 光電変換装置の暗電流が増大し、S/Nが劣化する

(2) トランジスタのオン抵抗が変化し、出力電圧が変動する

等の問題があった。

#### 【0011】

【課題を解決するための手段】本発明は上記問題点を解決した表示装置であり、具体的には各画素毎にスイッチング素子として薄膜トランジスタを設けた第1の基板と、第2の基板との間に液晶を挟持し、該第1の基板上の表示部近傍に光電変換部を有するアクティブマトリクス型の液晶表示装置であって、上記第1の基板と光電変換部との間に、該光電変換部の少なくとも一部と重なる金属層を設け、該光電変換部の半導体層と該金属層をショットキー結合したことを特徴とする液晶表示装置である。

【0012】本発明において、上記光電変換部としては、ベース蓄積型イメージセンサー(Base-Store Type Image Sensor)や、電荷結合素子(Charge Coupled Device)が好ましく用いられる。又、上記イメージセンサーを用いた場合には、光電変換部は深さの異なる第1、第2のベース領域を有し、深い方のベース領域が金属層と接触した構成が好ましい。

#### 【0013】

【実施例及び作用】以下、実施例により本発明を詳細に説明する。

【0014】(実施例1)本発明の液晶表示装置は従来の液晶表示装置と液晶表示部の構成及び画像の動作方法は同じである。よって、図7に示される液晶表示パネルを有している。本実施例の光電変換部の断面を図1

(a)に示す。図中109は基板、112、114~116は絶縁層、113は電極、117はコレクタ、118a、118bはベース、119はエミッタ、121は金属層である。本実施例において、表面が絶縁された半導体基板或いは透明絶縁素材からなる基板109上には、光電変換部のシリコンとショットキー接合を形成す

る金属層121が存在する。本実施例ではPt又はPtSiを用いた。バイポーラ型トランジスタのベース領域は、金属層121と接する深いベース118a及び深いベース118aと接し、金属層121には達していない浅いベース118bよりなり、 $10^{16} \sim 10^{18} \text{ cm}^{-3}$ の不純物濃度を有する。n型コレクタ117はベースを取り囲み、金属層121と接する。浅いベース118b内にはシリコン層表面に位置する $n^+$ 型エミッタ119が有り、エミッタ電極113が接続されている。隣接する画素間には $\text{SiO}_2$ の絶縁層116により絶縁され、シリコン層表面は酸化シリコンの層間絶縁層112、 $\text{SiN}$ の層間絶縁層114、115により順次覆われ保護されている。

【0015】本実施例の光電変換原理は前述の従来例と全く同じである。但し、金属層121と深いベース118aの存在により、以下の特徴を有する。

【0016】①シリコン層が金属層と接しているため、光電変換装置の発熱が金属層を通じて外部端子に放出されるため、温度上昇が抑制される。

【0017】②数ミクロンのシリコン層厚さを通過した赤外光が金属層で反射され、再度光電変換信号に寄与する機会を得る。

【0018】③金属層によりシリコンに伸びた空乏層により、基板に近い領域の電荷がより効率良くベース領域に集まる。

【0019】上記③について図2を用いて説明する。図2(a)はPtの電位をベース118aの電位をほぼ等しくした場合の空乏層の広がり、図2(b)はPtの電位をコレクタ117の電位とほぼ等しくした場合の空乏層の広がりを示す。本発明に係る空乏層の広がりは図2(b)であり、Ptをベース領域に対して正方向にバイアスすることにより、深いベース118aのうち、金属層121に近い領域を空乏化させている。この領域に発生した正孔は空乏層中の電界により、ベース領域に集まり易い構造になっている。従来構造では、この領域に発生したキャリアの一部は隣接素子に拡散し、S/N劣化の一因となっていた。本実施例では、電子・正孔対を発生する機会を得るため、光電変換効率が向上する。

【0020】また、基板側から入射した迷光・外光は金属層121により完全に反射され、ノイズを生じさせない。

【0021】次に本実施例の液晶表示装置の製造工程を述べる。

【0022】金属層を有する第1の基板の製造工程を図3に示す。まず表面を $5000 \sim 10000 \text{ \AA}$ 酸化したシリコン基板302を用意する(a)。金属層の必要部分の酸化膜を $3000 \sim 8000 \text{ \AA}$ 程度除去した後、Pt、Co、Alなどn型シリコンとショットキー接合を形成する金属を $1000 \sim 5000 \text{ \AA}$ 程度、スパッタ法、CVD法などにより堆積する(b)。次に研磨によ

り厚い酸化膜 3 0 1 a 上の金属層 3 0 3 を除去し、表面を平坦にする (c)。酸化膜は研磨の際のストッパーとなる。次にもう 1 枚のシリコン基板 3 0 4 を用意し、上記研磨後のウエハと貼り合わせる (d)。貼り合わせた後、金属層 3 0 3 の融点を越えない温度で熱処理を行なうことで、貼り合わせ強度を向上させる。最後に研磨により、シリコン層を所望の厚さにまで薄膜化する。

【0023】この後の工程は図 1 及び図 7 を用いて説明する。表示部と光電変換部はシリコン層の厚さが異なるため、一旦薄い状態にしてから、エピタキシャル成長により光電変換部に必要な  $3 \sim 5 \mu\text{m}$  の厚さにしても、また最初の厚みを  $3 \sim 5 \mu\text{m}$  にしてその後に表示部のみを  $3000 \text{ \AA} \sim 1 \mu\text{m}$  まで薄膜化しても良い。

【0024】本実施例ではシリコン層は  $1 \text{E} 13 \sim 15 \text{ cm}^{-3}$  の n 型シリコンとした。このシリコン層に初めに深いベース領域 1 1 8 a をイオン注入及び熱拡散により形成する。次に表示部の p 型層 (チャネル領域 1 0 6) 及び浅いベース層 1 1 8 b をイオン注入及び熱拡散により形成した。本実施例では表示部の p 型層及び深いベース層の濃度を  $1 \text{E} 16 \text{ cm}^{-3}$  とし、浅いベース層濃度を  $1 \text{E} 17 \text{ cm}^{-3}$  としたが、それぞれ目的に応じ、 $1 \text{E} 15 \sim 1 \text{E} 17 \text{ cm}^{-3}$ 、 $1 \text{E} 16 \sim 1 \text{E} 18 \text{ cm}^{-3}$  程度が可能である。

【0025】次に LOCOS 法により分離のための絶縁膜 1 1 6、を形成する。厚さは  $10000 \text{ \AA}$  とした。次に MOSFET のソース拡散層 1 0 7、ドレイン拡散層 1 0 8 の  $\text{n}^+$  領域及びエミッタ 1 1 9 をイオン注入、熱処理により形成した。注入ドーパントは  $\text{Ph}^+$ 、注入量は  $5 \text{E} 15 \text{ cm}^{-2}$  としたが、ドーパントとして  $\text{As}^+$ 、注入量は  $1 \text{E} 15 \sim 1 \text{E} 16 \text{ cm}^{-2}$  程度が可能である。断面図ではソース、ドレインの  $\text{n}^+$  層は基板 1 0 9 に達しているが、必ずしもその必要はない。

【0026】予め形成された  $200 \sim 1000 \text{ \AA}$  のゲート酸化膜上にはポリシリコン電極を形成しておく。ソース、ドレインのイオン注入は通常、ポリシリコンゲートをセルフアラインにして注入される。CVD 法で BPSG 膜 (絶縁膜 1 1 2) を  $7000 \text{ \AA}$  程度堆積した後、コンタクトホールを形成し、アルミ電極 1 1 3 を堆積、パターニングする。

【0027】その後、第 1 の層間絶縁層 1 1 4 を堆積し、表示部には透明画素電極 1 0 5 を形成する。画素電極 1 0 5 はドレイン 1 0 8 と直接コンタクトをとり、ITO (Indium Tin Oxide) を使用して形成した。最後にパッシベーション膜となるシリコン窒化膜 (絶縁層 1 1 5) を形成する。

【0028】尚、第 1 の基板 (TFT 基板) の他の製法として、ELTRAN (Epitaxial Layer Transfer on Porous Silicon) 法がある。本方法では、図 3 (d) における第 2 のシリコンウエハの代わりに、表面を  $5 \sim 50 \mu\text{m}$  多

孔質化したシリコンウエハ上にエピタキシャル層を形成した基板 (図 4) が用いられる。本ウエハは、エピタキシャル層 4 0 3 側を貼り合わせた後、シリコン基板 4 0 1、多孔質シリコン 4 0 2 を引き続き HF と  $\text{H}_2\text{O}_2$  の混合液でエッチング除去して、膜厚が均一で品質の良いエピタキシャル層を用いた SOI 基板が得られる。TFT 及び光電変換部の製法は、前記第 1 の基板の場合と全く同じである。

【0029】また、TFT 構造として、ポリシリコンをチャネルとするもの、ポリシリコンを再結晶化することで単結晶とするもの、或いはアモルファスシリコンをチャネルとするもの等も効果は全く変わらない。

【0030】更に、MOS トランジスタの導電型として、p チャネル型のもの、バイポーラトランジスタの導電型として、pnp 型のものも簡単な電圧の変更が必要だけで本発明の効果は何ら損なうことはない。

【0031】(実施例 2) 図 5 に本発明第 2 の実施例の光電変換部の断面を示す。本実施例では、実施例 1 で形成した深いベースを省いた構造になっている。本実施例では、金属層によるベース領域への空乏層広がりがないため、クロストークは従来並みであるが、放熱効果、赤外光の反射効果、裏面からの可視光に対する遮光効果は実施例 1 と同様に得られる。また、深いベースを形成する工程が不要となり、トランジスタの構造は従来と同じものが用いられるという利点がある。

【0032】(実施例 3) 図 6 は本発明第 3 の実施例の光電変換部の断面図である。本実施例は光電変換部を CCD (Charge Coupled Device) とした。本 CCD の基本構成及びその動作は例えば、M. Yamagishi 他による IEEE Trans., Electron Devices, Ed-38, p. 976 (1991) に記載されている。本実施例では図 6 中の p-ウエル a に対し負バイアスを印加し、空乏層が伸びないようにしておく。CCD の場合でも、金属膜によりシリコンを通過する赤外光を反射し、再び光電変換することができる。

【0033】また、裏面より入射する可視光に対する理想的な遮光膜を得ることができる。更に、CCD の発熱は BASIS 型光電変換装置に比べて  $10 \sim 100$  倍大きいのが、この発熱を金属膜を介して外部に排出することができた。本実施例では光電変換装置の S/N 向上、出力電圧の安定化が図れた。

【0034】

【発明の効果】以上説明したように、本発明の液晶表示装置においては、

①光電変換部での発熱を排出し、温度上昇による暗電流増大を防止し、

②赤外光を反射し、再度シリコン層に入射させることにより、光電変換効率をあげることができ、

③ベース領域へのキャリアの収束を促し、クロストーク

を防止し、

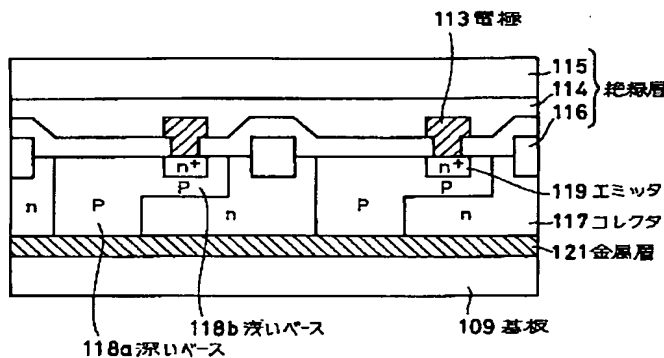
④金属層が裏面側からの外光、迷光となる可視光の理想的な遮光膜を兼ねることができる。

【0035】従って、本発明によれば、薄膜上に光電変換装置が形成され、しかもバックライト等で比較的高温化に晒され易く且つ赤外光等の比較的長波長の光に対して高い検出感度を必要とする視線検知機能を具備する液晶表示装置であっても上記視線検知機能を低下させることなく安定して使用することができる。

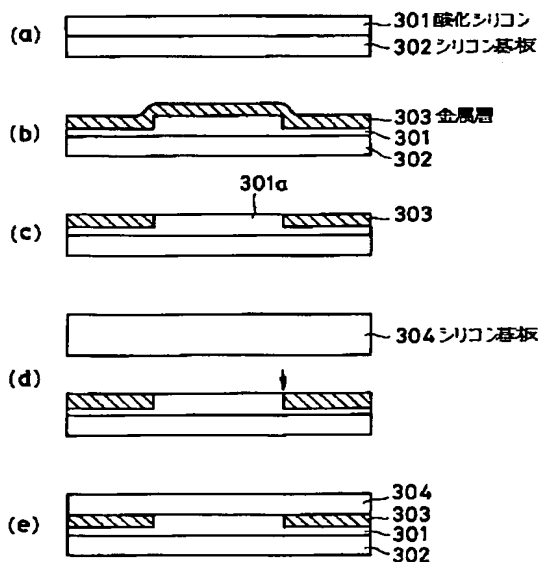
【図面の簡単な説明】

【図1】本発明の一実施例の光電変換部の断面図である。

【図1】



【図3】



【図2】本発明に係る光電変換部の空乏層の説明図である。

【図3】本発明の一実施例の光電変換部の製造工程図である。

【図4】本発明の一実施例の光電変換部の他の製造工程を示す図である。

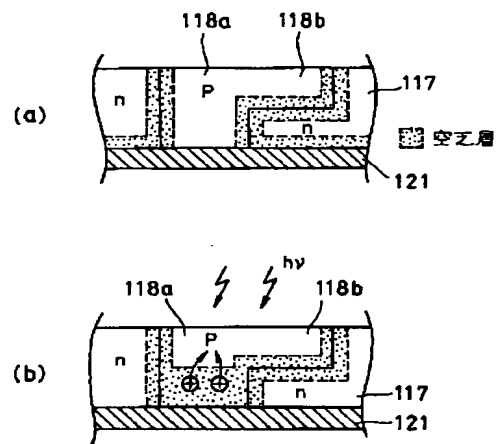
【図5】本発明第2の実施例の光電変換部の断面図である。

【図6】本発明第3の実施例の光電変換部の断面図である。

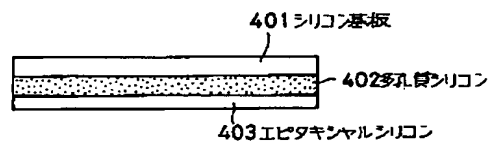
【図7】従来の液晶表示パネルを示す図である。

【図8】従来の光電変換部の断面図である。

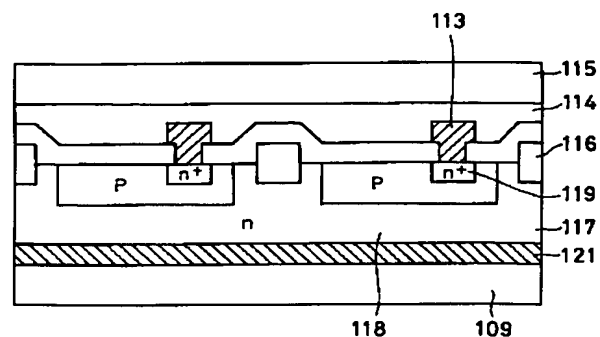
【図2】



【図4】

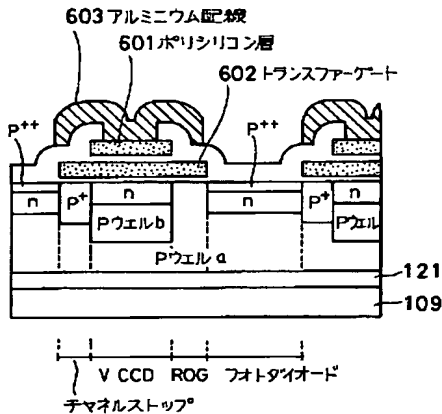


【図5】

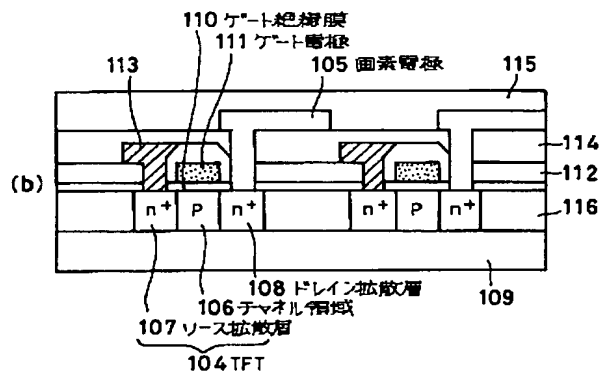
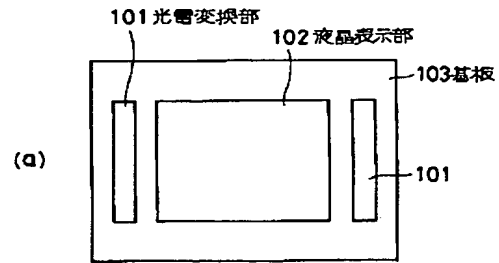




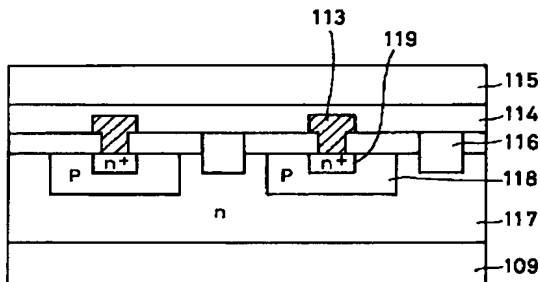
【図 6】



【図 7】



【図 8】



## 【手続補正書】

【提出日】平成 5 年 1 2 月 2 4 日

## 【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】0 0 0 4

【補正方法】変更

【補正内容】

【0 0 0 4】 この様な液晶表示装置と検出装置を一体化したシステムは、カメラやビデオ装置の小型化に大きく寄与するものである。

## 【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0 0 0 5

【補正方法】変更

【補正内容】

【0 0 0 5】 光電変換装置を搭載した液晶表示装置の構造例を図 7 及び図 8 に示す。図中、1 0 1 は光電変換部、1 0 2 は液晶表示部、1 0 3 は基板、1 0 4 は薄膜トランジスタ（以下「T F T」と記す）、1 0 5 は画素電極、1 0 6 は T F T のチャネル領域、1 0 7 はソース拡散層、1 0 8 はドレイン拡散層、1 0 9 は基板、1 1

0はゲート絶縁層、111はゲート電極、112、114～116は絶縁層、113は電極、809は基板、813は電極、812、814～816は絶縁層、817はコレクタ、818はベース、819はエミッタである。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0010

【補正方法】変更

【補正内容】

【0010】 光電変換装置を搭載した液晶表示装置において、例えば、

①薄膜シリコンの厚さを十分厚くできないため、入射光の一部が薄膜シリコンを通過し、信号電荷量に損失を生じてS/Nが低下してしまう。特に視線検知用センサーの様に、検知すべき光の波長が長い場合、損失は大となる。

②光電変換装置が絶縁層の上に形成されているために、放熱性が著しく悪く、熱による温度上昇によって

(1) 光電変換装置の暗電流が増大し、S/Nが劣化する。

(2) トランジスタのオン抵抗が変化し、出力電圧が変動する。

等の問題を生じる場合があった。

フロントページの続き

(51) Int. Cl.<sup>6</sup>

H 0 1 L 31/108

H 0 4 N 5/66

識別記号

庁内整理番号

F I

技術表示箇所

1 0 2 A

H 0 1 L 31/10

C